

特許協力条約

PCT

特許性に関する国際予備報告 (特許協力条約第二章)

(法第 12 条、法施行規則第 56 条)

[PCT36 条及び PCT 規則 70]

REC'D 07 JUL 2005

WIPO

PCT

出願人又は代理人 の書類記号 NEC04P012	今後の手続きについては、様式 PCT/IPEA/416 を参照すること。	
国際出願番号 PCT/J P 2004/005997	国際出願日 (日.月.年) 26.04.2004	優先日 (日.月.年) 20.06.2003
国際特許分類 (IPC) Int.Cl. ⁷ H01L29/78, H01L21/336		
出願人 (氏名又は名称) 日本電気株式会社		

- この報告書は、PCT35 条に基づきこの国際予備審査機関で作成された国際予備審査報告である。
法施行規則第 57 条 (PCT36 条) の規定に従い送付する。
- この国際予備審査報告は、この表紙を含めて全部で 4 ページからなる。
- この報告には次の附属物件も添付されている。
 - ☒ 附属書類は全部で 5 ページである。
 - ☒ 補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関が認めた訂正を含む明細書、請求の範囲及び/又は図面の用紙 (PCT 規則 70.16 及び実施細則第 607 号参照)
 - ☐ 第 I 欄 4. 及び補充欄に示したように、出願時における国際出願の開示の範囲を超えた補正を含むものとこの国際予備審査機関が認定した差替え用紙
 - ☐ 電子媒体は全部で _____ (電子媒体の種類、数を示す)。
配列表に関する補充欄に示すように、コンピュータ読み取り可能な形式による配列表又は配列表に関連するテーブルを含む。 (実施細則第 802 号参照)

4. この国際予備審査報告は、次の内容を含む。

- ☒ 第 I 欄 国際予備審査報告の基礎
- ☐ 第 II 欄 優先権
- ☒ 第 III 欄 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
- ☐ 第 IV 欄 発明の単一性の欠如
- ☒ 第 V 欄 PCT35 条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
- ☐ 第 VI 欄 ある種の引用文献
- ☐ 第 VII 欄 国際出願の不備
- ☐ 第 VIII 欄 国際出願に対する意見

国際予備審査の請求書を受理した日 02.03.2005	国際予備審査報告を作成した日 21.06.2005	
名称及びあて先 日本国特許庁 (IPEA/J P) 郵便番号 100-8915 東京都千代田区霞が関三丁目 4 番 3 号	特許庁審査官 (権限のある職員) 松嶋 秀忠	4M 9836
電話番号 03-3581-1101 内線 3462		

様式 PCT/IPEA/409 (表紙) (2004 年 1 月)

第I欄 報告の基礎

1. この国際予備審査報告は、下記に示す場合を除くほか、国際出願の言語を基礎とした。

- ☐ この報告は、_____ 語による翻訳文を基礎とした。
それは、次の目的で提出された翻訳文の言語である。
- ☐ PCT規則12.3及び23.1(b)にいう国際調査
 - ☐ PCT規則12.4にいう国際公開
 - ☐ PCT規則55.2又は55.3にいう国際予備審査

2. この報告は下記の出願書類を基礎とした。(法第6条(PCT14条)の規定に基づく命令に応答するために提出された差替え用紙は、この報告において「出願時」とし、この報告に添付していない。)

☐ 出願時の国際出願書類

☒ 明細書

第 1-17 _____

ページ、出願時に提出されたもの

第 _____

ページ*

付で国際予備審査機関が受理したもの

第 _____

ページ*

付で国際予備審査機関が受理したもの

☒ 請求の範囲

第 4-13, 16-20 _____

項、出願時に提出されたもの

第 _____

項*

PCT19条の規定に基づき補正されたもの

第 1-3, 21-32 _____

項*

02. 03. 2005

付で国際予備審査機関が受理したもの

第 _____

項*

付で国際予備審査機関が受理したもの

☒ 図面

第 1-11 _____

ページ/図、

出願時に提出されたもの

第 _____

ページ/図*

付で国際予備審査機関が受理したもの

第 _____

ページ/図*

付で国際予備審査機関が受理したもの

☐ 配列表又は関連するテーブル

配列表に関する補充欄を参照すること。

3. ☒ 補正により、下記の書類が削除された。

☐ 明細書

第 _____

ページ

☒ 請求の範囲

第 14, 15 _____

項

☐ 図面

第 _____

ページ/図

☐ 配列表 (具体的に記載すること)

☐ 配列表に関連するテーブル (具体的に記載すること)

4. ☐ この報告は、補充欄に示したように、この報告に添付されかつ以下に示した補正が出願時における開示の範囲を超えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則 70.2(c))

☐ 明細書

第 _____

ページ

☐ 請求の範囲

第 _____

項

☐ 図面

第 _____

ページ/図

☐ 配列表 (具体的に記載すること)

☐ 配列表に関連するテーブル (具体的に記載すること)

* 4. に該当する場合、その用紙に "superseded" と記入されることがある。

第Ⅲ欄 新規性、進歩性又は産業上の利用可能性についての見解の不作成

次に関して、当該請求の範囲に記載されている発明の新規性、進歩性又は産業上の利用可能性につき、次の理由により審査しない。

☐ 国際出願全体

☒ 請求の範囲 4-8, 18-21, 25-32

理由：

☐ この国際出願又は請求の範囲 _____ は、国際予備審査をすることを要しない
次の事項を内容としている（具体的に記載すること）。

☐ 明細書、請求の範囲若しくは図面（次に示す部分）又は請求の範囲 _____ の
記載が、不明確であるため、見解を示すことができない（具体的に記載すること）。

☐ 全部の請求の範囲又は請求の範囲 _____ が、明細書による十分な
裏付けを欠くため、見解を示すことができない。

☒ 請求の範囲 4-8, 18-21, 25-32 _____ について、国際調査報告が作成されていない。

☐ヌクレオチド又はアミノ酸の配列表が、実施細則の附属書C（塩基配列又はアミノ酸配列を含む明細書等の作成のためのガイドライン）に定める基準を、次の点で満たしていない。

書面による配列表が

- ☐ 提出されていない。
- ☐ 所定の基準を満たしていない。
- ☐ 提出されていない。
- ☐ 所定の基準を満たしていない。

コンピュータ読み取り可能な形式による配列表が

☐ コンピュータ読み取り可能な形式によるヌクレオチド又はアミノ酸の配列表に関連するテーブルが、実施細則の附属書Cの2に定める技術的な要件を、次の点で満たしていない。

- ☐ 提出されていない。
- ☐ 所定の技術的な要件を満たしていない。

☐ 詳細については補充欄を参照すること。

第V欄 新規性、進歩性又は産業上の利用可能性についての法第12条(PCT35条(2))に定める見解、それを裏付ける文献及び説明

1. 見解

新規性(N)

請求の範囲 1-3, 9-13, 16, 17, 22-24

請求の範囲

有
無

進歩性(IS)

請求の範囲

請求の範囲 1-3, 9-13, 16, 17, 22-24

有
無

産業上の利用可能性(IA)

請求の範囲 1-3, 9-13, 16, 17, 22-24

請求の範囲

有
無

2. 文献及び説明(PCT規則70.7)

文献1: JP 9-162402 A(株式会社リコー) 1997. 06. 20

文献2: JP 11-289088 A(松下電子工業株式会社) 1999. 10. 19

文献3: JP 2002-231717 A(テキサス インストルメンツ インコーポレイテッド)
2002. 08. 16

文献4: JP 10-303141 A(ソニー株式会社) 1998. 11. 13

文献5: JP 2002-368211 A(株式会社東芝) 2002. 12. 20
全文, 全図(ファミリーなし)文献6: JP 2003-37115 A(日本電気株式会社) 2003. 02. 07
全文, 全図

&US 2003/0022426 A1 &KR 2003010507 A &TW 548703 A

文献7: JP 3-74878 A(株式会社日立製作所) 1991. 03. 29

請求の範囲 1-3, 9-13, 16, 17, 22-24

請求の範囲 1-3, 9-13, 16, 17, 22-24 に記載された発明は、文献1乃至6から進歩性を有さない。

文献3には、ゲート絶縁膜として、シリコン含有絶縁膜を介して設けられた高誘電率金属酸化膜が開示されているので、文献1(全文, 全図参照)及び文献2(【0036】-【0058】、【0080】、図1, 2, 6参照)に記載された発明におけるゲート絶縁膜として、

文献3に開示されたゲート絶縁膜を適用することは、当業者にとって容易である。また、文献4乃至6には、シリコン窒化膜からなるサイドウォールを半導体基板と直接接触させないようにして、界面準位の発生を防止し、又、ストレスの発生を防止するために、シリコン酸化膜からなる絶縁膜を介してシリコン窒化膜からなるサイドウォールを形成する技術が開示されているので、文献1及び2に記載された発明におけるシリコン窒化膜を形成する前に、文献4乃至6に開示されたシリコン酸化膜を形成する技術を採用することは、当業者にとって容易である。

更に、高誘電率金属酸化膜とゲート電極との反応を防止するために、シリコン窒化膜からなる絶縁膜を高誘電率金属酸化膜上に形成する技術は、この出願時における周知技術である。

請求の範囲

1. (補正後) シリコン基板と、

前記シリコン基板上にシリコン含有絶縁膜を介して設けられた高誘電率金属酸化膜を有するゲート絶縁膜と、

前記ゲート絶縁膜上に形成されたシリコン含有ゲート電極と、

前記ゲート電極の側面側に酸化シリコンを構成部材として含むサイドウォールとを有し、

前記サイドウォールと少なくとも前記ゲート電極の側面との間に窒化シリコン膜が介在し、

前記窒化シリコン膜は、酸化シリコン膜を介して設けられ、前記高誘電率金属酸化膜の側面を被覆している、MIS型電界効果トランジスタを備えた半導体装置。

2. (補正後) 前記窒化シリコン膜は、前記サイドウォールと前記シリコン基板との間に介在する、請求項1記載のMIS型電界効果トランジスタを備えた半導体装置。

3. (補正後) 前記窒化シリコン膜は、前記サイドウォールと前記シリコン基板との間に存在しない、請求項1記載のMIS型電界効果トランジスタを備えた半導体装置。

4. シリコン基板と、

前記シリコン基板上にシリコン含有絶縁膜を介して設けられた高誘電率金属酸化膜を有するゲート絶縁膜と、

前記ゲート絶縁膜上に形成されたシリコン含有ゲート電極とを有し、

少なくとも前記高誘電率金属酸化膜の側面側に窒素含有部を有するMIS型電界効果トランジスタを備えた半導体装置。

5. 前記窒素含有部は、少なくとも前記高誘電率金属酸化膜の側面を被覆する窒化シリコン膜である、請求項4記載の半導体装置。

6. 前記ゲート絶縁膜の側面は、前記ゲート電極側面の平面に対して窪みを形成し、前記窒化シリコン膜は、この窪み内で少なくとも前記高誘電率金属酸化膜の側面を被覆している、請求項5記載の半導体装置。

7. 前記窒素含有部は、前記高誘電率金属酸化膜の側面側部分を窒化処理してなるものである、請求項4記載の半導体装置。

8. 前記ゲート電極の側面側に酸化シリコンを構成部材として含むサイドウォールを有する、請求項4～7のいずれか1項に記載の半導体装置。

9. 前記高誘電率金属酸化膜と前記ゲート電極との間に窒化シリコン膜が介在する、請求項1～8のいずれか1項に記載の半導体装置。

10. 前記高誘電率金属酸化膜がハフニウム(Hf)を含有する、請求項1～9のいずれか1項に記載の半導体装置。

11. 前記高誘電率金属酸化膜の比誘電率が10以上である、請求項1～10のいずれか1項に記載の半導体装置。

12. 前記高誘電率金属酸化膜が前記サイドウォール下に存在しない、請求項1～3及び8のいずれか1項に記載の半導体装置。

13. 前記ゲート電極のゲート長が $1\mu\text{m}$ 以下である、請求項1～12のいずれか1項に記載の半導体装置。

14. (削除)

15. (削除)

16. シリコン基板上にシリコン含有絶縁膜を介して高誘電率金属酸化膜を形成する工程と、

前記高誘電率金属酸化膜上にシリコン含有ゲート電極材料膜を形成する工程と、

前記ゲート電極材料膜をパターニングしてゲート電極を形成する工程と、

前記高誘電率金属酸化膜およびシリコン含有絶縁膜をパターニングして前記ゲート電極下に高誘電率金属酸化膜およびシリコン含有絶縁膜のパターンを形成する工程と、

第1の酸化シリコン膜を 600°C 以下で全面に形成する工程と、

前記第1の酸化シリコン膜上に窒化シリコン膜を形成する工程と、

前記窒化シリコン膜上に第2の酸化シリコン膜を形成する工程と、

前記第2の酸化シリコン膜、窒化シリコン膜および第1の酸化シリコン膜をエッ

チバックして前記ゲート電極側面に第1の酸化シリコン膜および窒化シリコン膜を介したサイドウォールを形成する工程を有する半導体装置の製造方法。

17. 前記窒化シリコン膜を形成した後、当該窒化シリコン膜および第1の酸化シリコン膜をエッチバックして前記ゲート電極上及びシリコン基板上の窒化シリコン膜および酸化シリコン膜を除去する工程を有し、その後、前記第2の酸化シリコン膜を全面に形成し、この第2の酸化シリコン膜をエッチバックして前記ゲート電極側面にサイドウォールを形成する、請求項16記載の半導体装置の製造方法。

18. シリコン基板上にシリコン含有絶縁膜を介して高誘電率金属酸化膜を形成する工程と、
前記高誘電率金属酸化膜上にシリコン含有ゲート電極材料膜を形成する工程と、
前記ゲート電極材料膜をパターニングしてゲート電極を形成する工程と、
前記高誘電率金属酸化膜をパターニングして前記ゲート電極下に高誘電率金属酸化膜パターンを形成する工程と、
等方性エッチングにより少なくとも前記高誘電率金属酸化膜パターンの側面部を除去して窪みを形成する工程と、
前記窪みを埋め込むように全面に窒化シリコン膜を形成する工程と、
前記窪み内において少なくとも前記高誘電率金属酸化膜の側面を被覆する窒化シリコン膜が残るように前記窒化シリコン膜をエッチングする工程と、
酸化シリコン膜を全面に形成し、この酸化シリコン膜をエッチバックして前記ゲート電極側面にサイドウォールを形成する工程を有する半導体装置の製造方法。

19. シリコン基板上にシリコン含有絶縁膜を介して高誘電率金属酸化膜を形成する工程と、
前記高誘電率金属酸化膜上にシリコン含有ゲート電極材料膜を形成する工程と、
前記ゲート電極材料膜をパターニングしてゲート電極を形成する工程と、
前記高誘電率金属酸化膜をパターニングして前記ゲート電極下に高誘電率金属酸化膜パターンを形成する工程と、
前記高誘電率金属酸化膜パターンの側面部を窒化処理する工程と、
酸化シリコン膜を全面に形成し、この酸化シリコン膜をエッチバックして前記ゲ

ート電極側面にサイドウォールを形成する工程を有する半導体装置の製造方法。

20. シリコン基板上にシリコン含有絶縁膜を介して高誘電率金属酸化膜を形成する工程と、

前記高誘電率金属酸化膜上にシリコン含有ゲート電極材料膜を形成する工程と、

前記ゲート電極材料膜をパターンニングしてゲート電極を形成する工程と、

前記高誘電率金属酸化膜をパターンニングして前記ゲート電極下に高誘電率金属酸化膜パターンを形成する工程と、

酸化シリコン膜を600℃以下で全面に形成する工程と、

前記酸化シリコン膜をエッチバックして前記ゲート電極側面にサイドウォールを形成する工程を有する半導体装置の製造方法。

21. (補正後) さらに前記シリコン含有絶縁膜をパターンニングして前記ゲート電極下にシリコン含有絶縁膜パターンを形成する、請求項18～20のいずれか1項に記載の半導体装置の製造方法。

22. (補正後) 前記高誘電率金属酸化膜がハフニウム(Hf)を含有する、請求項16～21のいずれか1項に記載の半導体装置の製造方法。

23. (補正後) 前記高誘電率金属酸化膜の比誘電率が10以上である、請求項16～22のいずれか1項に記載の半導体装置の製造方法。

24. (補正後) 前記ゲート電極のゲート長が1μm以下である、請求項16～23のいずれか1項に記載の半導体装置の製造方法。

25. (追加) 前記酸化シリコン膜の厚さが、1～20nmである、請求項1、2又は3記載の半導体装置。

26. (追加) 前記酸化シリコン膜の厚さが、5～10nmである、請求項1、2又は3記載の半導体装置。

27. (追加) 前記窒化シリコン膜の厚さが、1～10nmである、請求項1、2又は3記載の半導体装置。

28. (追加) 前記高誘電率金属酸化膜は、その側面側に窒化領域を有する、請求項1、2又は3記載の半導体装置。

29. (追加) 前記窒化領域は、その側面からゲート内側に1～20nm入った範囲にあり、窒素含有率が5%以上である、請求項1、2又は3記載の半導

体装置。

30. (追加) 前記窒化領域は、その側面からゲート内側に1～20nm入った範囲にあり、窒素含有率が10%以上である、請求項1、2又は3記載の半導体装置。

31. (追加) 前記第1の酸化シリコン膜の成膜温度が、200℃以上600℃以下である、請求項16又は17記載の半導体装置の製造方法。

32. (追加) 前記第1の酸化シリコン膜の成膜温度が、400℃以上600℃以下である、請求項16又は17記載の半導体装置の製造方法。